Universidad de Alcalá

GUÍA DOCENTE

Arquitectura de Computadores

Grado en
Ingeniería en Tecnologías de Telecomunicación

Universidad de Alcalá

Curso Académico 2022/2023

3er Curso - 1er Cuatrimestre

Aprobada en Junta de Escuela el día 3 de junio de 2022

GUÍA DOCENTE

Nombre de la asignatura:	**Arquitectura de Computadores**
Código:	**350020**
Titulación en la que se imparte:	**Grado en** **Ingeniería en Tecnologías de Telecomunicación**
Departamento y Área de Conocimiento:	**Automática** **Arquitectura y Tecnología de Computadores**
Carácter:	**Obligatoria**
Créditos ECTS:	**6.0**
Curso y cuatrimestre:	**3er Curso, 1er Cuatrimestre**
Profesorado:	Rafael Rico López
Horario de Tutoría:	Se indicará el primer día de clase
Idioma en el que se imparte:	Español

1a. PRESENTACIÓN

En la asignatura de Arquitectura de Computadores se pretende capacitar al alumno para entender el funcionamiento de los sistemas de procesamiento de la información. Con este fin se aborda la arquitectura y organización básica de un computador de propósito general, siendo éste el elemento más representativo de estos sistemas.

Para el correcto aprovechamiento de la asignatura, es necesario que el alumno haya adquirido las competencias contenidas en otras asignaturas previas como (pero no limitado a) Electrónica Digital y Sistemas Electrónicos Digitales. Específicamente en el diseño y análisis de sistemas combinacionales y secuenciales, aritmética binaria y sistemas de representación binaria.

El proceso de enseñanza-aprendizaje seguirá el modelo clásico de estudio de arquitectura de computadores, analizando un computador desde sus bloques funcionales además de considerar los aspectos más relevantes de los repertorios de instrucciones.

El método de impartición dividirá los contenidos en atención a los bloques que forman un computador según la arquitectura de Von Neumann.

En todos los temas se desarrollarán contenidos teóricos y prácticos. Los contenidos prácticos consistirán en la resolución de problemas y actividades como desarrollo de programas en los distintos repertorios de instrucciones estudiados, análisis de configuraciones de sumadores, implementación de microprogramas, etc., que podrán llevarse a cabo mediante herramientas de simulación hardware y ensambladores diversos, según su disponibilidad.

1b. COURSE SUMMARY

Computer Architecture is an compulsory 6 ECTS course offered in the first semester of the third year the Engineering Degrees on Telecommunication Technologies. The main objective is to provide a vision of the organizational aspects of Computers: how hardware elements are combined and synchronized to execute programs, always considering and quantifying performance aspects. The main topics covered are: Von-Neumann and Harvard Architectures overview, Data path and ALU implementation, acceleration and optimization, Instruction Set Architectures for CISC and RISC machines, Fine grain parallelism (pipelining), Memory hierarchy (Cache) and Performance, and I/O.

2. COMPETENCIAS

Competencias básicas, generales y transversales.

Esta asignatura contribuye a adquirir las siguientes competencias básicas, generales y transversales definidas en el apartado 3 del Anexo de la Orden CIN/352/2009:

TR2 - Conocimiento de materias básicas y tecnologías, que le capacite para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.

TR3 - Capacidad de resolver problemas con iniciativa, toma de decisiones, creatividad, y de comunicar y transmitir conocimientos, habilidades y destrezas, comprendiendo la responsabilidad ética y profesional de la actividad del Ingeniero Técnico de Telecomunicación.

TR4 - Conocimientos para la realización de mediciones, cálculos, valoraciones, tasaciones, peritaciones, estudios, informes, planificación de tareas y otros trabajos análogos en su ámbito

específico de la telecomunicación.

TR8 - Capacidad de trabajar en un grupo multidisciplinar y en un entorno multilingüe y de comunicar, tanto por escrito como de forma oral, conocimientos, procedimientos, resultados e ideas relacionadas con las telecomunicaciones y la electrónica.

TRU1 - Capacidad de análisis y síntesis.

TRU2 - Comunicación oral y escrita.

TRU3 - Capacidad de gestión de la información.

TRU4 - Capacidad de aprendizaje autónomo.

TRU5 - Capacidad para trabajar en equipo.

Competencias de Carácter Profesional

Esta asignatura proporciona la(s) siguiente(s) competencia(s) de carácter profesional definida(s) en el apartado 5 del Anexo de la Orden CIN/352/2009:

CTE1 - Capacidad de construir, explotar y gestionar las redes, servicios, procesos y aplicaciones de telecomunicaciones, entendidas éstas como sistemas de captación, transporte, representación, procesado, almacenamiento, gestión y presentación de información multimedia, desde el punto de vista de los servicios telemáticos.

CTE4 - Capacidad de describir, programar, validar y optimizar protocolos e interfaces de comunicación en los diferentes niveles de una arquitectura de redes.

CTE7 - Capacidad de programación de servicios y aplicaciones telemáticas, en red y distribuidas

Resultados de aprendizaje

Al terminar con éxito esta asignatura/enseñanza, los estudiantes serán capaces de:

RA1. Identificar y distinguir los diferentes sistemas de codificación usados en un computador. Categorizar y comparar los diferentes operadores de un computador. Conocer las estructuras de sumadores y aceleradores binarios obteniendo estimaciones teóricas de su rendimiento y coste y comprobar experimentalmente dichos cálculos teóricos. . Diseñar sumadores óptimos a partir de módulos básicos de sumadores y aceleradores, desarrollando el concepto de escalabilidad. Distinguir y criticar las diferentes implementaciones de multiplicadores y divisores así como para describir su modo de funcionamiento.

RA2. Saber categorizar las diferentes operaciones y modos de direccionamiento de los repertorios de instrucciones. Capacidad de identificar las características de los repertorios de instrucciones así como el impacto que tienen en el rendimiento de un computador. Capacidad para valorar las diferentes técnicas de codificación de instrucciones. Capacidad de diseñar la codificación de un repertorio según unos criterios establecidos. Capacidad para discutir el impacto de la codificación de los repertorios sobre la compatibilidad binaria.

RA3. Saber orquestar los componentes de un computador para que ejecuten correctamente una instrucción sobre una determinada implementación. Extraer los cronogramas de ejecución de operaciones computacionales sobre una arquitectura dada. Describir un procesamiento encauzado, calcular su rendimiento, saber en qué consisten los “parones” y las pérdidas de ciclos y cuáles son las técnicas que se aplican para mitigar sus efectos.

RA4. Explicar qué ventajas introduce la jerarquía de niveles de un sistema de memoria en el rendimiento final y a qué son debidas. Identificar los elementos que conforman un sistema de memoria caché y las diferentes políticas que se pueden implementar en su diseño. Calcular el rendimiento de cada implementación de caché. Argumentar las ventajas e inconvenientes de las diferentes opciones de diseño.

RA5. Describir el espacio de diseño de un sistema de entrada/salida y cómo afecta al rendimiento final de los dispositivos periféricos y del sistema completo. Exponer los diferentes sistemas de almacenamiento masivo y discutir sus características.

RA6. Utilizar los lenguajes y herramientas de simulación disponibles para comprobar las hipótesis de funcionamiento de los elementos del computador estudiados.

3. CONTENIDOS

Contenidos de teoría:

Principios

- Complejidad y rendimiento
- Codificación

La ruta de datos

- Operadores
- La aceleración de la suma entera
- Multiplicación y división
- Almacenamiento temporal

El repertorio de instrucciones

- Principios de diseño
- Codificación y formato
- Frecuencias de uso
- RISC *vs,* CISC

La unidad de control

- Operaciones elementales
- Cronogramas de ejecución
- Microprogramación

La jerarquía de memoria

- Concepto
- Memoria caché

Sistemas de entrada/salida

- Sincronización
- Almacenamiento masivo

Contenidos de laboratorio:

Simulación de estructuras de sumadores

- Presentación del lenguaje de simulación VHDL.
- Diseño de operadores básicos.
- Estructuras básicas de sumadores y aceleradores. Escalabilidad.
- Análisis y simulación de diseños heterogéneos. Cálculo de aceleración.
- Soporte *hardware* al repertorio de instrucciones.

Unidades temáticas	Temas	Total de clases, créditos u horas
Principios	Tema 0	4 horas
La ruta de datos	Tema 1	6 horas
El repertorio de instrucciones	Tema 2	6 horas
La unidad de control	Tema 3	4 horas
La jerarquía de memoria	Tema 4	4 horas
Sistemas de entrada/salida	Tema 5	4 horas

4. METODOLOGÍAS DE ENSEÑANZA APRENDIZAJE. ACTIVIDADES FORMATIVAS

Las actividades formativas comprenden 6 créditos ECTS. En el proceso de enseñanza - aprendizaje de los contenidos se emplearán las siguientes actividades formativas:

- Clases Teóricas.
- Clases Prácticas: resolución de problemas.
- Clases Prácticas: actividades de laboratorio.
- Tutorías individuales y/o grupales

Además se podrán utilizar, entre otras, las siguientes actividades formativas:

- Trabajos individuales o en grupo: realización, exposición y debate.
- Asistencia a conferencias, reuniones o discusiones científicas relacionadas con la materia.

Para que el alumno pueda alcanzar las competencias indicadas, las actividades en esta materia se distribuyen de la siguiente manera:

- 3 créditos teóricos, a base de clases magistrales por parte del profesorado y exposición y discusión de casos con los estudiantes.
- 3 créditos prácticos, mediante la resolución de problemas y actividades de laboratorio, en los que el alumno completará su formación para alcanzar las competencias establecidas.

En todos los casos podrán emplearse las Tecnologías de la Información y la Comunicación como apoyo a las actividades formativas (búsqueda de información en Internet, participación en foros y uso de los materiales disponibles en las plataformas de teleformación, etc.)

4.1. Distribución de créditos (especificar en horas)

Número de horas presenciales:	**Clases en gran grupo**: 28 horas (2 horas x 14 semanas) **Clases en grupo reducido**: 26 horas (2 horas x 13 semanas) **Evaluaciones**: 4 horas **Total**: 58 horas presenciales
Número de horas del trabajo propio del estudiante:	92 (Incluye Preparación de las clases, aprendizaje autónomo, preparación de ejercicios, pruebas y prácticas)
Total horas	150

4.2. Estrategias metodológicas, materiales y recursos didácticos

Clases Teóricas (en grupos grandes)	◦ Presentación y/o revisión de conceptos ◦ Presentaciones orales, actividades interactivas y otras actividades. ◦ Asignaciones de lectura. Asignaciones y resolución de problemas en grupo.
Clases Prácticas (en grupos reducidos)	◦ Presentación y/o revisión de conceptos de carácter eminentemente práctico. ◦ Resolución de problemas en grupo. Desarrollo de prácticas de laboratorio. Implementación y presentación argumentada de las soluciones en equipo utilizando herramientas hardware y software de apoyo al estudio de la materia y futuro desempeño profesional. ◦ Discusión de las diferentes soluciones presentadas: contenido y forma.
Tutorías individuales, grupales y vía web (foro, correo, etc.)	◦ Resolución de dudas ◦ Apoyo al aprendizaje autónomo

5. EVALUACIÓN: Procedimientos, criterios de evaluación y calificación

Preferentemente se ofrecerá a los alumnos un sistema de evaluación continua que tenga características de evaluación formativa de manera que sirva de realimentación en el proceso de enseñanza-aprendizaje por parte del alumno.

5.1. PROCEDIMIENTOS

La evaluación debe estar inspirada en los criterios de evaluación continua (Normativa de Evaluación de los Aprendizajes, NEA, art 3). No obstante, respetando la normativa de la Universidad de Alcalá se pone a disposición del alumno un proceso alternativo de evaluación final de acuerdo a la Normativa de Evaluación de los Aprendizaje (aprobada en Consejo de Gobierno de 24 de marzo de 2011 y modificada en Consejo de Gobierno de 5 de mayo de 2016) según lo indicado en su Artículo 10, los alumnos tendrán un plazo de quince días desde el inicio del curso para solicitar por escrito al Director de la Escuela Politécnica Superior su intención de acogerse al modelo de evaluación no continua aduciendo las razones que estimen convenientes. La evaluación del proceso de aprendizaje de todos los alumnos que no cursen solicitud al respecto o vean denegada la misma se realizará, por defecto, de acuerdo al modelo de evaluación continua. El estudiante dispone de dos convocatorias para superar la asignatura, una ordinaria y otra extraordinaria.

Convocatoria ordinaria

Los alumnos serán evaluados por defecto según el procedimiento de evaluación continua en la convocatoria ordinaria.

Convocatoria extraordinaria

La convocatoria extraordinaria consistirá en una prueba similar a la que se plantee en el sistema de evaluación mediante Examen Final. Esta prueba cubrirá tanto los aspectos teóricos como los prácticos explicados en laboratorio.

5.2. EVALUACIÓN

CRITERIOS DE EVALUACIÓN

Se utilizarán los siguientes criterios para la evaluación de la asignatura, relacionados con los resultados del aprendizaje:

CE1. Puede Identificar, distinguir y utilizar adecuadamente los sistemas de codificación de la información de un computador; reconocer los diferentes operadores de un computador; identificar las diferentes implementaciones de sumadores enteros en función del sistema de representación de entrada

CE2. Conoce la estructura de los sumadores-aceleradores estudiados, pudiendo determinar sus tiempos y escoger aquél con las características adecuadas según requisitos de coste-rendimiento. Obtiene razonadamente la aceleración de un diseño y propone una mejora dadas ciertas restricciones. Puede obtener el tiempo máximo de estabilización de los bits-resultado en una configuración de sumadores-aceleradores heterogéneos. Es capaz de utilizar las herramientas de simulación para comprobar los tiempos obtenidos teóricamente

CE3. Utiliza los simuladores y programas de las prácticas del laboratorio para construir y escalar sumadores y para demostrar los cálculos teóricos de tiempos de estabilización de sumas y acarreos.

CE4. Formula los diferentes pasos que sigue un operador de multiplicación y división para obtener un resultado en función del algoritmo implementado y del sistema de codificación de entrada.

CE5. Enumera las características de los repertorios reconociendo tipos de operaciones y modos de direccionamiento; Diseña una codificación coherente para un repertorio según requerimientos preestablecidos; Argumenta el impacto de la (in)compatibilidad binaria.

CE6. Explica las ventajas e inconvenientes de cada tipo de repertorio y su adecuación a diferentes problemas computacionales y estima el rendimiento de un repertorio en función de diferentes parámetros

CE7. Especifica la secuencia de operaciones elementales que permiten implementar una instrucción y las señales de control involucradas para una arquitectura dada; realiza los cronogramas de ejecución e identifica las posibilidades de procesamiento concurrente que ofrece una ruta de datos.

CE8. Es capaz de definir segmentación así como describir las diferentes implementaciones, sus ventajas e inconvenientes; distingue los diferentes riesgos, identifica las pérdidas de ciclo y los “parones”; aplica correctamente las técnicas que permiten eliminar o mitigar los efectos de los riesgos.

CE9. Es capaz de describir los fundamentos de un sistema de jerarquía de memoria así como las implementaciones típicas; es capaz de enumerar los elementos que conforman una memoria caché así como de describir las políticas utilizadas y su impacto sobre el rendimiento

CE10. Obtiene correctamente la traza de accesos a memoria de un programa, su evolución en caché y evalúa su rendimiento para diferentes implementaciones hardware y políticas de las caché.

CE11. Conoce las diferentes técnicas de comunicación y sincronización CPU con entrada/salida y es capaz de seleccionar la más adecuada a cada caso; puede medir su efecto sobre el coste-

rendimiento; es capaz de distinguir los diferentes sistemas de almacenamiento masivo.

CE12. Utiliza correctamente los simuladores y programas de las prácticas del laboratorio para comprobar los efectos de diferentes riesgos en un procesador encauzado, experimentando con instrucciones y algoritmos sencillos.

INSTRUMENTOS DE EVALUACIÓN

En la Evaluación Continua se realizarán dos pruebas parciales (PEI) que determinarán el 60% de la nota final y una prueba final o de conjunto (PEF) de peso 40% de la nota final. Todas las pruebas incluirán contenidos teóricos y prácticos. De las PEI, una será de laboratorio y otra de teoría, cada una con un peso del 30%.

Los estudiantes que no se presenten a cualquiera de las pruebas parciales (PEI) o no las entreguen tendrán una calificación de 0 puntos correspondiente a la prueba en cuestión.

Tendrán una calificación de “No presentado” aquellos estudiantes que no realicen la prueba final (PEF).

Para los estudiantes que tengan reconocido el derecho a la opción de Examen Final en la Convocatoria Ordinaria y para todos los estudiantes que concurran a la Convocatoria Extraordinaria, se deberá superar un examen final (PEF) que, al igual que el resto de pruebas, incluirá contenidos de teoría y de laboratorio.

Las fechas de todos los exámenes se fijarán en los primeros días del curso.

CRITERIOS DE CALIFICACIÓN

En la convocatoria **ordinaria–evaluación continua** la relación entre las competencias, resultados del aprendizaje, criterios e instrumentos de evaluación, es la siguiente.

Tabla de evaluación continua ordinaria

Competencia	Resultado de Aprendizaje	Criterio de Evaluación	Instrumento de evaluación	Peso en la calificación
TR2, TR3, TR4, TR8, TRU1, TRU2, TRU3, TRU4, TRU5, CTE1, CTE4, CTE7	RA1, RA2, RA3	CE1-CE7	PEI1	30%
	RA1-RA6	CE1-CE12	PEI2	30%
	RA1-RA5	CE1-CE12	PEF	40%

Tabla de evaluación final o extraordinaria

Competencia	Resultado de Aprendizaje	Criterio de Evaluación	Instrumento de evaluación	Peso en la calificación
TR2, TR3, TR4, TR8, TRU1, TRU2, TRU3, TRU4, TRU5, CTE1, CTE4, CTE7	RA1-RA6	CE1-CE12	PEF	100%

6. BIBLIOGRAFÍA

6.1. Bibliografía básica

- Fundamentos de los computadores. Pedro de Miguel Anasagasti. Paraninfo, 2004.
- Fundamentos de diseño lógico y de computadores. M. Morris Mano y Charles R. Kime. Pearson Prentice Hall, 2005.
- Estructura y diseño de computadores. Interficie circuitería/programación. David A. Patterson y John L. Hennessy. Editorial Reverté, 2000.
- Arquitectura de computadores. Un enfoque cuantitativo. John L. Hennessy y David A. Patterson. Mc Graw Hill, 1993.

6.2. Bibliografía complementaria

- Organización y arquitectura de computadores. William Stallings. Prentice Hall, 7ª edición, 2006.
- Organización de Computadores. Carl Hamacher, Zvonko Vranesic y Safwat Zaky. McGraw Hill, 2003.
- Estructura de computadores. Javier García, José Mª Angulo e Ignacio Angulo. Paraninfo, 2003.
- Structured Computer Organization. Andrew S. Tanenbaum. Todd Austin Pearson, 6th edition, 2013.
- Apuntes de Arquitectura de Computadores. Codificación. Rafael Rico. MNRG, 2020.
- Apuntes de Arquitectura de Computadores. Principios, implementación y rendimiento. Rafael Rico. MNRG, 2021.
- Apuntes de Arquitectura de Computadores. Diseño de operadores. Rafael Rico. MNRG, 2022.
- Estructura y Tecnología de Computadores: Teoría y Problemas. Carmen Romero Ternero. McGraw Hill, 2009.

NOTA INFORMATIVA

La Universidad de Alcalá garantiza a sus estudiantes que, si por exigencias sanitarias las autoridades competentes impidieran la presencialidad total o parcial de la actividad docente, los planes docentes alcanzarían sus objetivos a través de una metodología de enseñanza-aprendizaje y evaluación en formato online, que retornaría a la modalidad presencial en cuanto cesaran dichos impedimentos.